

MN3008

2048 段アナログ信号遅延用ローノイズ BBD

2048-Stage Low Noise BBD for Analog Signal Delays

■ 概 要 / Description

MN3008 は、遅延段数 2048 段を有するロングディレイ ローノイズ BBD で、最大遅延時間 102.4 ms が得られます。

遅延時間が長いので、ステレオなどの音響装置の残響効果を出すのに最適です。

The MN3008 is a 2048-stage low noise BBD variable delay line in audio frequency range. The device provides a signal delay up to 102.4 ms.

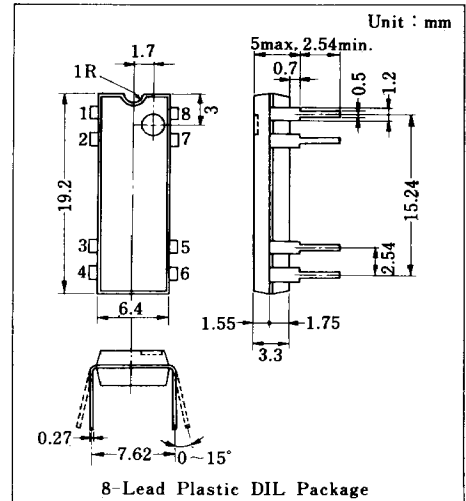
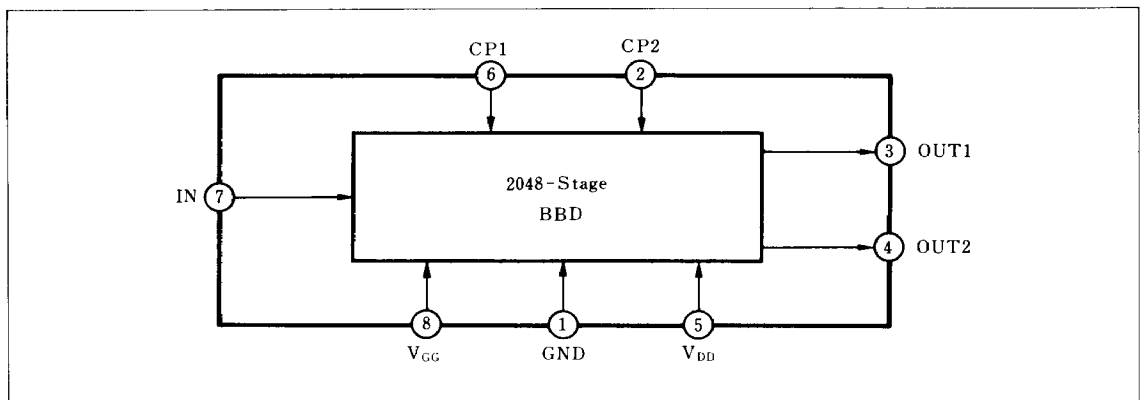
■ 特 徴

- オーディオ信号の可変遅延：10.24 ms～102.4 ms
- クロック成分の除去が可能
- 挿入損失がない： $L_i=0$ dB typ.
- ダイナミックレンジが広い： $S/N=78$ dB typ.
- 周波数レスポンスが広い： $f_i \leq 10$ kHz
- 低歪率： $THD=0.5\%$ typ. ($V_i=0.78$ Vrms)
- クロック周波数範囲：10 kHz～100 kHz
- Pチャンネル・シリコンゲートプロセス
- 8ピン・プラスチック DIL パッケージ

■ 用 途

- エコーマイク、ステレオなど音響装置の残響効果、反響効果
- 電子楽器の音響効果
- アナログ信号の可変または固定式遅延回路

■ ブロック図 / Block Diagram



■ 絶対最大定格／Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
端子電圧	$V_{DD}, V_{GG}, V_{CP}, V_i$	$-18 \sim +0.3$	V
出力電圧	V_o	$-18 \sim +0.3$	V
動作周囲温度	T_{opr}	$-20 \sim +60$	°C
保存温度	T_{stg}	$-55 \sim +125$	°C

■ 動作条件／Operating Conditions (Ta=25°C)

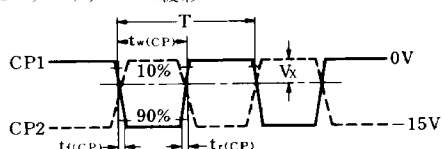
Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V_{DD}		-14	-15	-16	V
電源電圧	V_{GG}			$V_{DD}+1$		V
クロック電圧ハイレベル	V_{CPH}		0		-1	V
クロック電圧ローレベル	V_{CPL}			V_{DD}		V
クロック周波数	f_{CP}		10		100	kHz
パルス幅 (Clock Pulse)	$t_w(CP)$		$0.4T$		$0.5T^{*1}$	
立上り時間 (Clock Pulse)	$t_r(CP)$				500^{*2}	ns
立下り時間 (Clock Pulse)	$t_f(CP)$				500^{*2}	ns
クロック・クロスポイント	V_x		0		-3	V
クロック入力容量	C_{CP}				1400	pF
入力バイアス電圧 (DC)	V_{Bias}		-5		-10	V

■ 電気的特性／Electrical Characteristics (Ta=25°C, $V_{DD}=V_{CPL}=-15V$, $V_{CPH}=0V$, $V_{GG}=-14V$, $R_L=100k\Omega$)

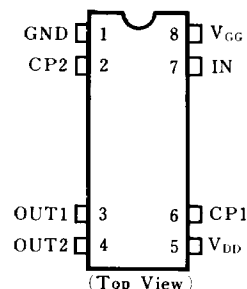
Item	Symbol	Condition	min.	typ.	max.	Unit
入力周波数	f_i	$f_{CP}=40kHz$, $V_i=1.2V_{rms}$ 出力減衰値 $\leq 3dB$ (0dB at $f_i=1kHz$)			10	kHz
入力電圧振幅	v_i	$f_{CP}=40kHz$, $f_i=1kHz$, $THD=2.5\%$			1.2	V_{rms}
挿入損失	L_i	$f_{CP}=40kHz$, $f_i=1kHz$, $V_i=1.2V_{rms}$	-4	0	4	dB
全高調波歪率	THD	$f_{CP}=40kHz$, $f_i=1kHz$, $V_i=0.78V_{rms}$		0.5	2.5	%
出力雑音電圧	V_{no}	$f_{CP}=100kHz$, A カーブ聴感補正			0.4	mV_{rms}
信号対雑音比	S/N			78		dB

*1 $T=1/f_{CP}$ (クロック周期)

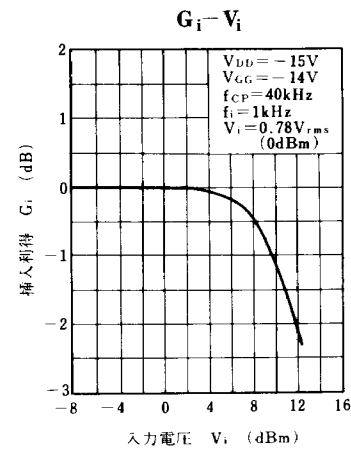
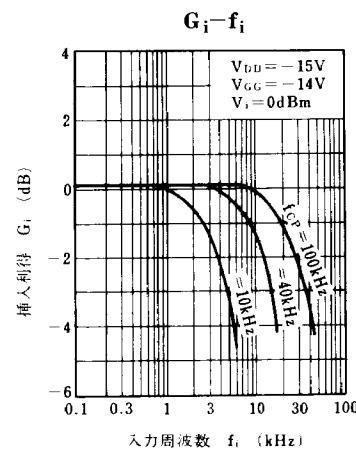
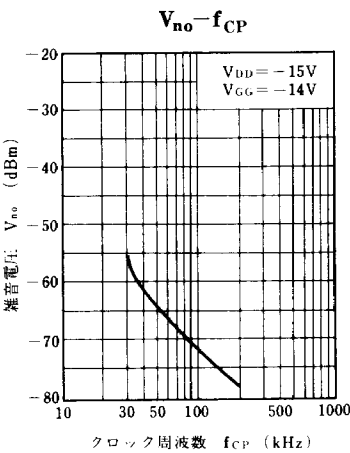
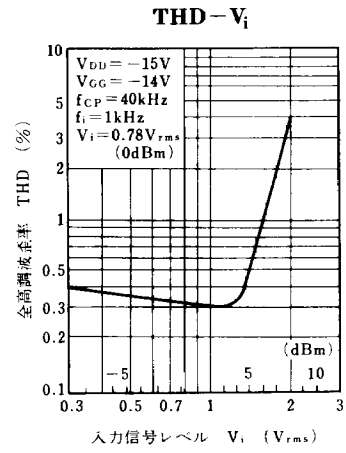
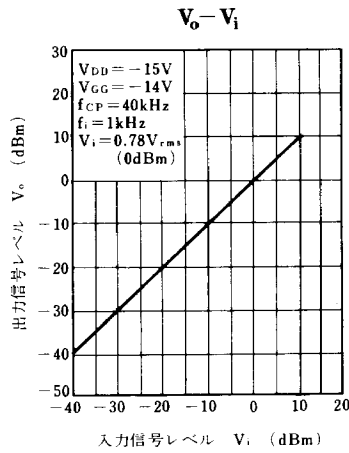
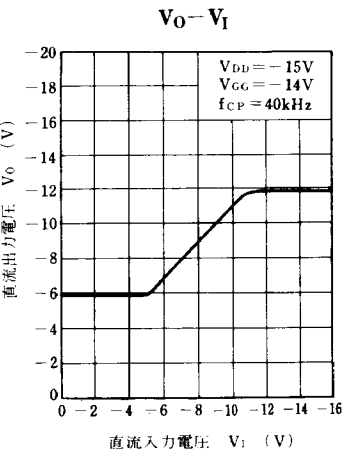
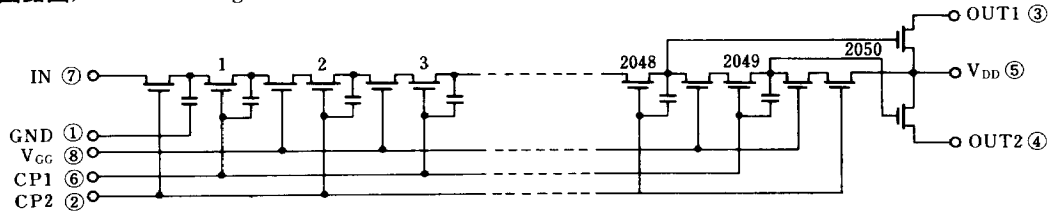
*2 クロックパルス波形

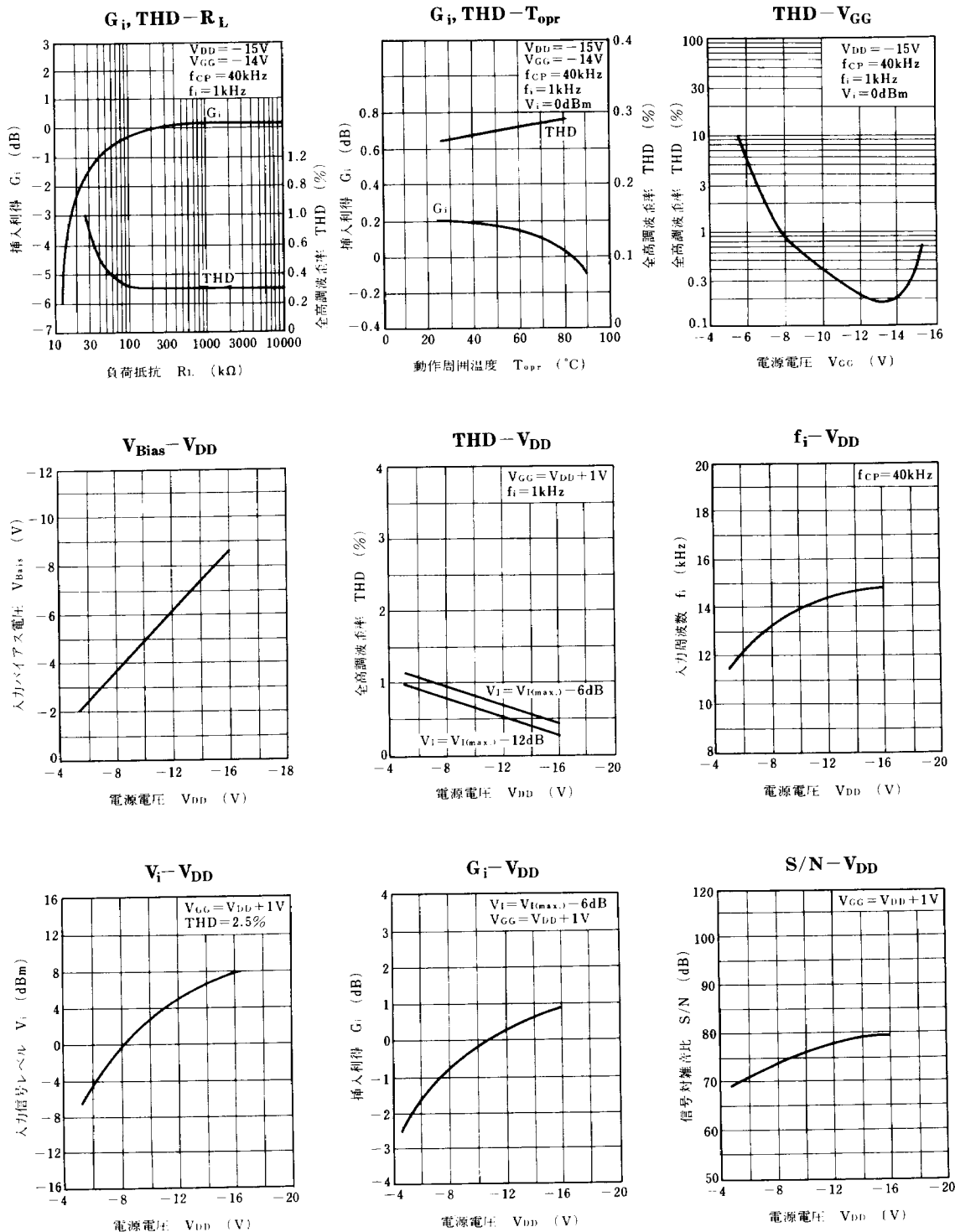


■ 端子接続図／Terminal Connections



■ 回路図／Circuit Diagram





■ 応用回路例 / Application Circuit

残響効果発生回路 (約 100 ms 以上の信号遅延) / Reverberation Effect Generation Circuit
(Signal Delay Over 100ms)

